

基于 HSIM 的铁电电容性能的研究

毕长红, 罗玉香, 胡 滨, 翟亚红, 辜 科

(电子科技大学 微电子与固体电子学院, 四川 成都 610054)

摘 要: 基于对铁电电容实际测试性能及物理模型的分析, 在仿真软件 HSIM 原始电容模型库的基础上, 通过对实验室制备的铁电电容电滞回线的拟合, 得出新的模型库参数。将这些参数导入 HSIM 中对铁电存储器 (FRAM) 进行仿真, 根据仿真结果对比铁电电容的性能, 并由此优化铁电电容的性能, 使之更匹配于电路特性。

关键词: 铁电电容; 铁电存储器; 剩余极化

中图分类号: TN384 **文献标识码:** A

Research of the Ferroelectric Capacitor Performance Based on HSIM

BI Changhong, LUO Yuxiang, HU bin, ZHAI Yahong, GU Ke

(School of Microelectronics and Solid-state Electronics, University of Electronic Science and Technology of China, Chengdu 610054, China)

Abstract: The new model parameters are acquired by means of fitting the ferroelectric capacitors' hysteresis loops fabricated in laboratory based on HSIM actual test performance and initial capacitive model. The FRAM is simulated by introducing these parameters into HSIM. The performance of the ferroelectric capacitor is compared according to the simulation results. Hence the performance of the ferroelectric capacitor can be optimized to match the circuit characteristics.

Key words: ferroelectric capacitor; FRAM; residual polarization

0 引言

铁电存储器 (FRAM) 是现在迅速发展的一种非挥发性存储器, 具有高密度非易失性, 抗辐射性, 低功耗快速读写擦写次数高的优点^[1-3]。FRAM 被认为是未来存储技术的主流之一, 拥有巨大的市场价值。将铁电薄膜技术与集成电路工艺相结合制作 FRAM 是集成铁电学中的研究方向, 其中铁电电容的性能决定了铁电存储器性能的优劣^[4]。

目前铁电电容模型有理论模型、经验模型和电路模型 3 种。其中具有代表性的是 Miller 模型和 Lim 模型, 基于 Preisach 理论的电偶极子模型, 铁电电容的电路模型大部分都基于 Miller 模型^[5-6], 本文采用的基于 HSIM 的铁电电容模型是改进的 Miller 模型。结合实际工艺制备铁电电容, 进行数据拟合, 把参数代入模型中, 用新的模型仿真电路, 验证铁电电容的性能。此方法使工艺制备与电路仿真相结合, 对于工艺与电路设计都有指导意义。

1 铁电电容模型

铁电存储器是利用铁电薄膜材料具有剩余极化

的特性存储信息的, 铁电材料具有钙钛矿结构。当一个电场被加到铁电晶体时, 中心原子顺着电场的方向在晶体里移动。当原子移动时, 它通过一个能量壁垒, 从而引起电荷变化, 内部电路感应到电荷变化并设置存储状态; 移去电场后, 中心原子保持不动, 存储器的状态也得以保存。点阵中的每个自由浮动的中心原子有两个稳定状态。一个用来记忆逻辑中的“0”, 另一个记忆“1”。“0”和“1”表现在电滞回线中是稳定的剩余极化状态, 制备的铁电电容电滞回线如图 1 所示。图中 6 个点 A-F 对应铁电电容的 6 个状态, 先规定一个电压正方向确定正负极性, A、D 点是两个稳定状态分别代表存储的数据是 0 或 1, 对应的电压为 0, 即外加电压去除状态, 剩余极化电荷是 $\pm Q_r$; E、B 两点是电压为矫顽场电压 $\pm V_c$ 下的状态; C、F 点是电容两端所加的电压为额定电压时的状态, 此时的电荷为饱和极化电荷。由于铁电电容在断电后剩余极化状态可以保持, 实现非易失性的存储。在读写过程中, 电容两端的外加电压为 $\pm V_w$, 使状态沿着电滞回线 A-B-C 点转

收稿日期: 2011-06-13

基金项目: 电子薄膜与集成器件国家重点实验室创新基金资助项目

作者简介: 毕长红 (1988-), 女, 山东人, 硕士生, 主要从事铁电存储器的研究。罗玉香, 副教授。

化或 $D-E-F$ 点转化,撤去电压后铁电电容存储的状态会到点 $A、D$ 保持稳定。读出时存储的数据会由敏感放大器通过对两根位线的电压差进行放大得到。极化状态与电场的关系是铁电电容模型的关键部分,铁电存储器的设计需要铁电电容的模型具有易于集成到电路仿真软件中,并可根据实验数据来修正模型参数特点。HSIM 中铁电电容模型是改进的 Miller 模型^[7],基于电滞回线仿真。HSIM 中采用的铁电电容模型的公式为

$$F = d_0 + (a_1/b_1) \times \text{atan}(b_1 \times (x - c_1)) + (a_2/b_2) \times \text{atan}(b_2 \times (x - c_2)) \quad (1)$$

式中: x 为曲线上的任意一点; $d_0, a_1, b_1, c_1, a_2, b_2, c_2$ 为铁电电容电滞回线上的特征参数。

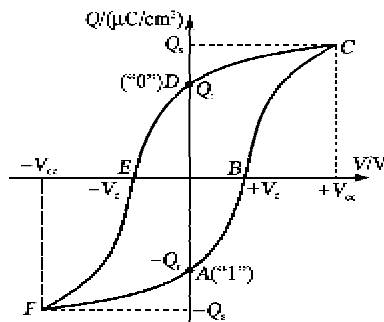


图 1 铁电材料的极化电荷与电场的关系——电滞回线

2 实验模拟方法及模型参数设置

HSIM 中电容模型各参数值根据 RAMTRON 公司制备的电容的电滞回线设定,铁电电容模型的电滞回线由 Origin 中极化强度-电压 ($P-V$) 曲线^[8]得来。首先对实际电滞回线拟合,得出符合该模型的参数值;利用这些参数仿真,得出其性能的优劣。以下为 HSIM 中对该模型各个参数的描述。

1) 铁电电容的参数值。 C_m 为电容元素名称,必须以 C 开头; n_1 为正的结点; n_2 为负的结点; modell_name 为电容模型名称; $\text{area} = \text{val}$, 为铁电电容面积; $p_0 = \text{val}$, 为极化强度; $v_0 = \text{val}$, 为初始电压。

2) 铁电电容库的参数。 V_{max} 为最大电压值, P_{max} 为最大极化强度, V_{sat} 为饱和电压值, V_{cr} 为区域特征电压, $a_{s1} \sim d_{s0}$ 为饱和电滞回线下的拟合参数, $a_{u1} \sim d_{u0}$ 为非饱和电滞回线下的拟合参数, $k_{s1} \sim k_{d0}$ 为在饱和及非饱和电滞回线下温度的相关参数。 $V_{\text{sat}} >$ 矫顽场电压值时,曲线是饱和电滞回线; $V_{\text{sat}} <$ 矫顽场电压值时,曲线是非饱和电滞回线。矫顽场电压值是指极化强度为 0 时的电压值。

HSIM 中采用的铁电电容模型的公式中共有 $d_0, a_1, b_1, c_1, a_2, b_2, c_2$ 这 9 个参数。HSIM 进行仿真总共需两组电滞回线的数据,一组是饱和极化下的电滞回线,一组是非饱和极化下的电滞回线,饱和极化所加的最大电压为电路中的最大工作电压,非饱和极化状态所加的电压要小于电路中的最大工作电压。本文只以饱和极化下电滞回线对性能的影响为例讨论(非饱和极化也同样适用)。

由于铁电电滞回线是一个闭合的曲线,且关于原点对称,由于测量误差的漂移,使测试的电滞回线不是闭合的,只需选择闭合的一半曲线进行拟合。而这个模型只描述了这半只曲线,且该模型是一个归一化的模型。对于每一个数据点 (V, P),采用下式进行归一化,即

$$Y = (P - P_{\text{min}}) / (P_{\text{max}} - P_{\text{min}}) \quad (2)$$

式中: Y 为归一化后的极化值; P_{min} 和 P_{max} 分别为数据中最小和最大极化值(单位面积电荷量)。归一化后就可进行拟合,拟合采用 Origin8.0。

3 铁电电容的数据拟合及仿真结果

实验室用磁控溅射工艺制备了 200 nm 的 PZT 薄膜^[9],用铂金做它的两极。首先挑选 3 片具有代表性的铁电电容,测试其电滞回线,测试采用 Radiant Technologies 公司的 Precision LC 型铁电测试仪,通过 Precision LC 附带的软件 Vision 可方便地看出电滞回线的形状。图 2 为样品 1、2、3 的铁电电容的电滞回线测试图形。

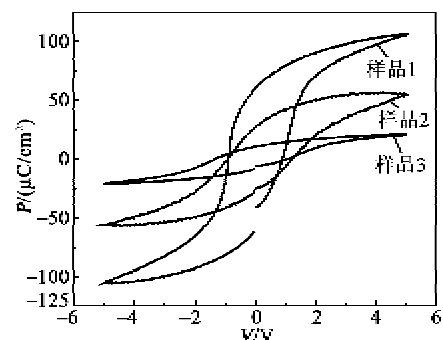


图 2 样品 1、2、3 的电滞回线

Origin8.0 处理铁电电容数据,提取适合 HSIM 仿真库的参数值的简要步骤为

- 1) 把数据输入软件中。
- 2) 实际电滞回线由于测量误差下半部分是有

缺口的。因为电滞回线关于原点对称, x 、 y 轴取负, 图形翻转。

3) 在数据中找出 P_{max} 和 P_{min} , 根据式(2)进行归一化。

4) 通过选取数据截取其没有开口的下半段。

5) 进行函数拟合并提取参数。Tool-fitting function organizer 中根据式(1)自定义函数, 要用 coder builder 编译一下, 保存后回到 Analysis-fitting-nonlinear curve fit 设置参数的初始值, 就是 Ramtron 公司提供的数据。点击 Fit till converged 后出现的图形, 如图 3 所示。由图可知, 两条曲线完全重合, 得出样品 1 的参数。

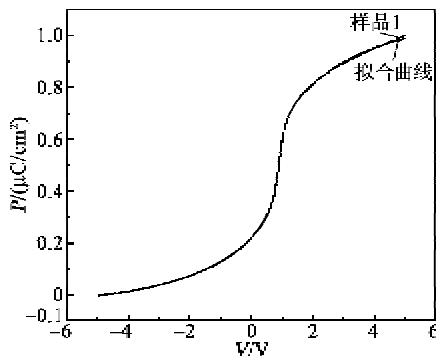


图 3 样品 1 曲线拟合完的结果

得出样品 1 的数据参数, 提取其饱和数据的参数记录下 $as1 \sim ds0$ 放在铁电电容库中以备电路仿真时使用。第 2、3 组数据同第 1 组的获取参数过程相同。表 1 为 3 个样品所得最后参数结果比较。

表 1 3 个样品最后参数比较

参数	样品 1	样品 2	样品 3
$P_s / (\mu C/cm^2)$	50	30	10
V/V	1.0	1.2	1.0
$as1$	0.838 88	0.297 83	0.171 86
$bs1$	6.831 21	0.843 74	1.561 07
$cs1$	0.889 07	0.825 26	1.481 75
$as2$	0.109 59	0.034 72	0.120 48
$bs2$	0.432 61	0.809 06	0.378 08
$cs2$	0.999 15	4.171 03	1.450 69
$ds0$	0.512 45	0.519 45	0.541 17

样品 2、3 的电滞回线剩余极化与样品 1 差值很大, 用所得出的数据应用到 HSIM 中, 通过实际电路测试 P_r 对电路的影响。

本文用来测试电路是 64 K 的并行铁电存储器。

图 4 为整体电路的框架图。

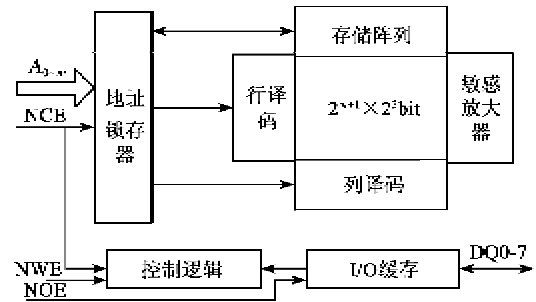


图 4 电路框架图

在以 $2T/2C$ (两个晶体管/两个铁电电容)形式为存储方式的铁电存储器中, 在写入过程中, 对两只铁电电容写入相反的值; 读出时, 先对位线寄生电容 C_{BL} 进行放电, 然后打开字线, 板线上送来脉冲, 使稳态时处于“1”态的一只铁电电容发生极化翻转, 另一只稳态时处于“0”的铁电电容未能发生翻转, 释放出了较少的电荷, 因此, 两只电容释放出的电荷在 C_{BL} 上积累出幅值不等的 2 个电压, 出现台阶差, 随后敏感放大器将 2 个电压迅速拉开, 实现了读出功能^[8]。台阶差的大小反映 FRAM 的读写性能。

图 5 为 3 组铁电电容数据及原本数据通过 HSIM 的仿真得出的其中一组互不位线 BL 和 BLN 电压差的波形图。样品 1 的 P_r 最大, 仿真出的台阶差最大。图 6 为台阶差与剩余极化的关系, 实验结果得出剩余极化大于 $30 \mu C/cm^2$ 时, 台阶差增长率增大。由此调整我们的工艺参数制备更符合铁电存储器性能的 PZT 膜。

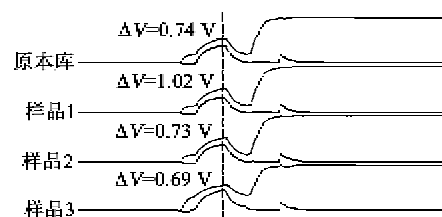


图 5 3 组样片和原本库的仿真结果

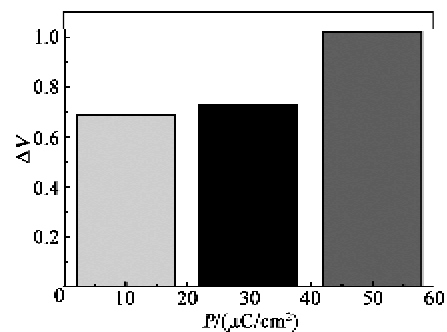


图 6 台阶差与剩余极化的关系

(下转第 621 页)