

基于 ADS 的数字调谐跳频滤波器设计方法

杨桃均, 吕 翼, 唐盘良, 魏 强

(中国电子科技集团公司第 26 研究所, 重庆 400060)

摘 要:介绍了基于 ADS 的数字调谐跳频滤波器仿真设计方法。根据集总元件耦合谐振器滤波器理论计算出滤波器仿真参数,应用 ADS 对包括微带线、PIN 二极管等参数模型的滤波器电路模拟仿真,解决数字调谐跳频滤波器电容阵列的取值问题。结合 ADS 仿真数据和实物测试结果,验证了该方法的有效性。

关键词:数字调谐;跳频;滤波器;ADS 仿真;电容阵列

中图分类号:TN811+.4

文献标识码:A

Design Method of Digital Tunable Frequency-hopping Filter Based on ADS

YANG Taojun, LV Yi, TANG Panliang, WEI Qiang

(26th Institute of China Electronics Technology Group Corporation, Chongqing 400060, China)

Abstract: This paper presents the simulation and design methods of digital tunable frequency-hopping filter based on ADS. The filter simulation parameters have been calculated according to the theory of lumped element couple filter. The filter circuit including the parameters of microstrip line and PIN diode has been simulated by using ADS to solve the value taking problem of the capacitance array of digital tunable frequency-hopping filter. The validity of the proposed method has been verified combining the ADS simulation data with the test results.

Key words: digital tunable; frequency-hopping; filter; ADS simulation; capacitance array

0 引言

数字调谐跳频滤波器是跳频发射、接收机中的一种射频带通滤波器。其工作频率可根据需要快速改变,能改善系统抗干扰性,降低系统对收、发信机的要求,使整机具有更好的保密性和更高的可靠性。

数字调谐跳频滤波器中,电容阵列决定了是否能覆盖所有的调谐频率,是否能实现最佳的滤波性能。国外的报道主要集中在通过变容二极管^[1]、微机电系统(MEMS)技术^[2]等方式实现跳频滤波器。国内针对数字调谐跳频滤波器报道主要集中在原理分析^[3]、结构设计^[4],测试方法^[5]等,对电容阵列的取值,只是靠经验和调试取得要求频点的全部覆盖。这样耗时、费力,且不一定能取得好的效果。本文利用 ADS 软件电路仿真功能,对微带线、PIN 二极管等参数模拟仿真,从而快速确定电容阵列取值,缩短了数字调谐跳频滤波器的调试时间和生产周期。

1 基本原理

图 1 为数字调谐跳频滤波器基本结构。数字逻辑

电路根据外部不同的数字调谐码控制开关电路,从而选择相应的电容阵列,实现不同通带的滤波功能。

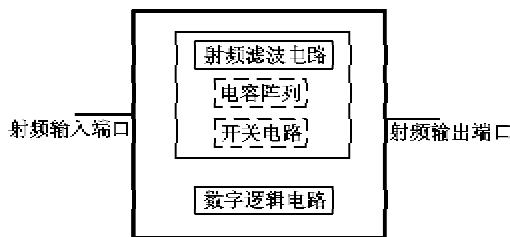


图 1 数字调谐跳频滤波器基本结构

根据已知的跳频范围、跳频点数及该频段内能实现的最小分辨率电容可确定电容变化范围。为使滤波器实现所有的调谐频率,电容阵列的组合取值需覆盖此电容变化范围,且最小步进值应为最小分辨率电容值。同时,由于构成实际滤波器的集总元件都存在损耗,电容阵列的取值不应该太大,否则会增加滤波器的插入损耗。

2 电路设计

为验证该方法的有效性,数字调谐跳频滤波器

收稿日期:2013-05-17

作者简介:杨桃均(1981-),男,四川荣县人,工程师,硕士,主要从事射频电路设计的研究。

的设计主要技术指标如表 1 所示。

表 1 数字调谐跳频滤波器的技术要求

工作频段/MHz	频率点数	相对带宽/%	插入损耗/dB
225~512	250	3.3 ± 0.5	≤ 7.5

电路结构设计中,射频滤波部分采用两组 LC 并联谐振回路通过电感耦合的拓扑结构,根据技术要求和集总元件耦合谐振器滤波器理论^[5]可得滤波器两端的阻抗及耦合电感值。相对带宽恒定,滤波器端口阻抗随着频率变化而变化,这就需要在滤波器端口引入阻抗变换网络,再根据一定的算法,使滤波器端口阻抗在整个设计的频段内都能适应 50Ω 的系统。耦合电感值太大会使品质因数(Q)降低,增大滤波器的损耗,可采用诺顿变换中的 T、 Π 转换,使耦合电感值变小^[7]。最终的电路拓扑结构如图 2 所示。开关部分采用的结构模型如图 3 所示。数字逻辑电路进行逻辑转换后控制图 3 中 V_{bb} 的接通或到地,进而决定调谐电容是否接入射频滤波电路中。图 2 中的 C_i 由 12 组开关电路分别控制的 12 组调谐电容构成。这 12 组不同的调谐电容即是电容阵列。

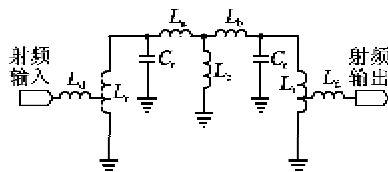


图 2 射频滤波结构

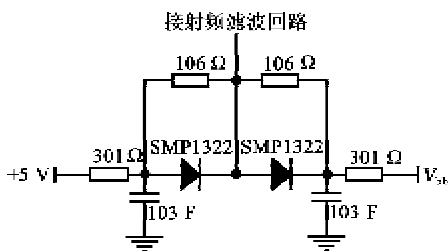


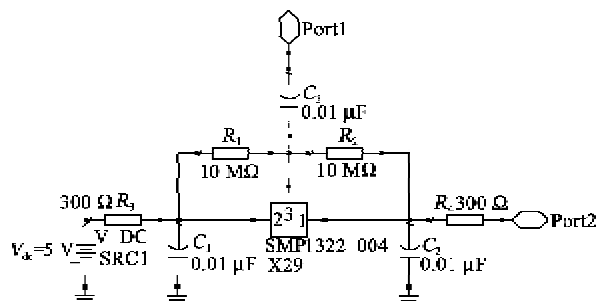
图 3 开关电路结构

3 ADS 建模

利用 ADS 对数字调谐跳频滤波器的模拟仿真主要是解决电容阵列的组合取值,以避免后期制作中的不断调整,如何得到电容阵列组合的 4 096 种状态是成为 ADS 建模的关键。

由于 PIN 二极管的截止与导通都将影响射频滤波回路中的电容值,因此须将 PIN 二极管带入滤波电路综合分析。首先,根据 SMP1322 的产品手册建立 PIN 二极管在 ADS 中的等效电路。PIN 二

极管构成开关电路中的电阻、电容将影响通带滤波的损耗等参数,在 ADS 中建立的电路模型如图 4 所示。



则可按此电容阵列取值进行实际装配,否则需重新设置电容阵列值进行扫描仿真。

4 仿真和实测比较

本文设置的电容阵列值分别为 0.3 pF, 0.4 pF, 0.6 pF, 0.8 pF, 1.2 pF, 2 pF, 3.6 pF, 5.6 pF, 8.2 pF, 10 pF, 12 pF, 15 pF。仿真数据表明,该组电容阵列值能满足设计要求。装配后实测数据表明,该电容阵列值亦能满足技术要求。仿真频点、实测频点分别与要求频点的偏差对比如图 7 所示,频点偏差在可接受误差范围内。滤波器 ADS 仿真及制成品测试结果如表 2 所示(当中心频率分别为 225 MHz、340 MHz、512 MHz 时)。由表可知,滤

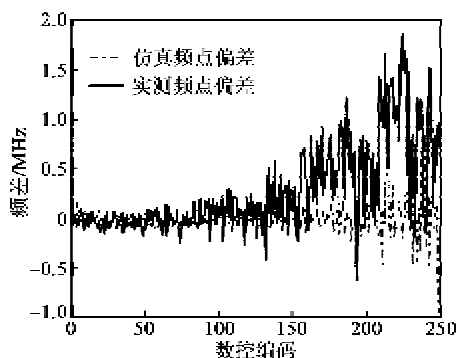


图 7 仿真频点、实测频点偏差

表 2 仿真数据与测试数据

	频点/MHz	带宽/MHz	损耗/dB
仿真数据	225.14	7.12	-7.32
	340.23	11.42	-5.54
	512.12	16.13	-5.46
实测数据	224.95	7.46	-7.22
	340.34	10.82	-6.93
	512.72	18.35	-6.80

波器的测试结果与仿真结果基本吻合。但测试的插入损耗比仿真结果稍差,这是由于电容精度导致两谐振回路没有完全一致,同时还有测试电缆和接头的影响。

5 结束语

本文介绍了基于 ADS 的数字调谐跳频滤波器设计方法。该方法把微带线、PIN 二极管等因素考虑到滤波电路中,从而较准确地得出数字调谐跳频滤波器电容阵列的取值。实例数据证明,该方法切实可行。这将有效缩短产品的调试时间和生产周期,对数字调谐跳频滤波器的研制、量产具有重要意义。

参考文献:

- [1] BROW A R, REBEIZ G M. A varactor tuned RF filter [J]. IEEE Microwave Theory and Techniques, 2000, 48 (7): 1157-1160.
- [2] CHENG C C, REBEIZ G M. High-Q 4~6 GHz suspended stripline RF MEMS tunable filter with bandwidth control[J]. IEEE Microwave Theory and Techniques, 2011, 59(10): 2469-2476.
- [3] 庄永河. 基于数字调谐技术的跳频滤波器原理[J]. 混合微电子技术, 2009, 20(2): 1-3.
- [4] 施永热, 陈霁月. 数控跳频电调谐滤波器的设计[J]. 电声技术, 2009, 33(9): 31-34.
- [5] 朱蕾, 陈昆和. 跳频滤波器自动测试系统设计[J]. 电子测量技术, 2011, 34(8): 114-117.
- [6] 甘本拔, 吴万春. 现代滤波器的结构与[M]. 北京: 科学出版社, 1973.
- [7] 森荣二, 著. LC 滤波器设计与制作[M]. 薛培鼎, 译. 北京: 科技出版社, 2004.