

声表面波器件小型化工艺中芯片的测试与改进

董 姝, 伍 平, 米 佳, 赵学梅, 张静雯

(中国电子科技集团公司第26研究所, 重庆 400060)

摘 要:晶圆芯片测试,依靠探针触点与芯片电极间的机械接触,实现机-电连接和信号转换,从而完成对器件的电参数测试。该文通过设计和加工微探卡的方式,针对探针与芯片接触触点少导致接地信号采集不完整,影响芯片测试时带内波动、芯片测试与成品测试结果差异大的难题,提出了低损耗声表面波(SAW)滤波器设计结构中模拟焊点引线的方式,通过采集芯片电信号,在频域内做测试,满足晶圆级封装(WLP)、芯片级封装(CSP)等封装工艺的检测要求,鉴别出在芯片粘在外壳前合格的芯片,同时监测参数的分布状态来保持前道工艺的质量水平,反馈芯片的合格率与不良率。

关键词:探针;电参数;微探卡

中图分类号: TN65

文献标识码: A

Testing and Improvement for Chip on SAW Device Miniaturization Technology

DONG Shu, WU Ping, MI Jia, ZHAO Xuemei, ZHANG Jingwen

(26th Institute of China Electronics Technology Group Corporation, Chongqing 400062, China)

Abstract: The SAW chip test can be carried out by the mechanical contact between the probe contact and the chip electrode to realize the connection of the mechanism to electricity and the signal conversion, thus the electrical parameters of SAW device can be carried out. By Designing and processing the minitype probe card by simulating spot welding's method for the low wastage of the SAW' design for the present probe with the less tip, the measured difference between the chip measuring and the finished product measuring for grasping the ground signal has been resolved, and the demand for the technology of WLP and CSP package can be satisfied. Marking the bad chip with electrical signal before the chip in the wafer was packed and controlled the quality' level to feed back the eligible percent, inspecting the parameter's distributing state.

Key words: probe; device electrical parameters; minitype probe card

0 引言

随着声表面波(SAW)器件向高频、小型化方向发展,出现了声表器件芯片级封装(CSP)和尺寸更小的晶圆级(WLP)封装技术。在WLP、CSP等封装工艺中,对晶圆探针测试提出更高的要求,需对相位一、二次一致性和通带波纹等重要电参数进行检测,且能筛选不合格芯片,提高后道工艺中外壳的利用率。常规的技术对关键电参数电性能测试晶圆芯片的测试不能满足要求^[1]。

在WLP、CSP等封装工艺中,芯片设计方式常采用低损耗SAW滤波器,主要采用耦合模(COM)分析法,其带宽宽,延迟时间短,因此,传统晶圆芯片测试利用时域时间滤波器去除不需要的信号的方法,不能满足这种设计方式的测试^[2]。由于在加工过程中会抑制或消除杂散信号、多路反射信号等一

些不希望存在的信号,如何在芯片测试时也消除这些信号,使芯片测试与成品测试尽量吻合将直接影响到对已光刻晶片的判断。

本文讨论了对这些信号处理的一个重要和有效的分析方法,即通过加工微探卡的方法模拟焊点引线的方式,采集芯片电信号,在频域内做测试。

1 现有的测试

在光刻后的基片上面是多个叉指换能器(IDT)阵列形成的小芯片,为了鉴别出在芯片粘在外壳前合格的芯片,同时监测参数的分布状态来保持前道工艺的质量水平,反馈芯片的合格率与不良率,必须对晶圆芯片进行重要的电性能测试。本文首先采用GS探针、GSG探针采集电信号,测试使用仪器为Agilent E5071C,测试结果如图1、2所示。

收稿日期:2014-10-17

作者简介:董姝(1982-),女,重庆合川人,工程师,主要从事声表面波等相关专业的结构设计工作。

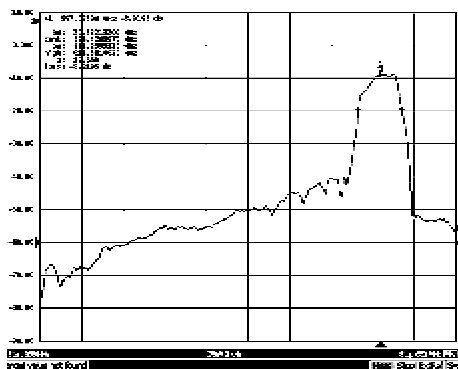


图1 GS 探针测试结果

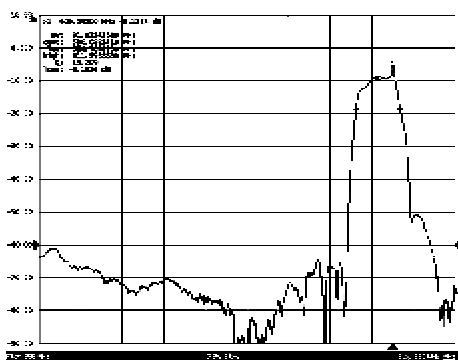


图2 GSG 探针测试结果

由图 1、2 可得如下结果:

- 1) GSG(2 个接地信号引入)的带内波动明显好于 GS(1 个接地信号引入);
- 2) GSG(2 个接地信号引入)的带外抑制明显好于 GS(1 个接地信号引入);

2 设计、加工微探卡

为了检测相位一、二次一致性和通带波纹等重要电参数,需采集更多的接地信号。

晶圆芯片测试,依靠探针触点与芯片电极间的机械接触,实现机-电连接和信号转换,从而完成对器件的电参数测试^[3]。在低损耗 SAW 滤波器设计中,芯片焊点输入端或输出端扩大到 5 个甚至更多,常规的 GS 或 GSG 探针与芯片接触触点最多能满足 3 个,芯片测试接地信号采集不完整,影响芯片测试时带内波动、芯片测试与成品测试结果差异大的主要原因。

设计和加工一套微探卡,包括探针卡印制版的设计和探针卡的加工手段两个方面。由于压点间距极小(可达 50 μm),加上各针尖触点分布不均匀以致无法容下探针本身,探针头几乎占据了探针卡朝向晶圆面的全部,给其他元件留下了非常小的空间,必须将配合针脚的电子元件集成到测试头上。

探针卡与晶圆芯片和网络分析仪的电连接必须

要很好。随着力的增加,行程将更大,产生的划痕也更大,损坏引线键合焊盘的可能性也随之增大,且会有接触不良的问题。键合焊盘的损坏与共面性也有关。共面性差将导致探针卡的过度深入更严重,会产生更大的力并在器件键合焊盘位置造成更大的划痕。需要解决 DC 探针测试晶圆时,倾斜度不变但距离却加倍所引起的共面性问题。

基于以上方面情况的考虑,加工的微探卡如图 3 所示。由图可知,它是根据 SAW 低损耗结构芯片焊盘结构图确定 GSG 探针、DC 探针的芯片接触间距,夹具主体上设有用于调整 DC 探针 z 方向的微调螺钉,调节螺钉为两颗,精度在 1 μm ;PCB 印制板引线引出 DC 探针和 GSG 探针的接地信号,确保接地信号共地;GSG 探针、DC 探针在 x 、 y 方向微调,由探针架上的微调螺钉完成。

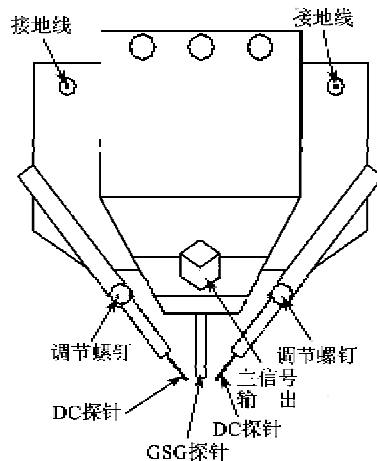


图3 微探卡结构图

3 微探卡测试

本文最后用加工好的微探卡作为测试适配器采集晶圆芯片电信号,测试使用仪器为 Agilent E5071C,测试结果如图 4 所示。

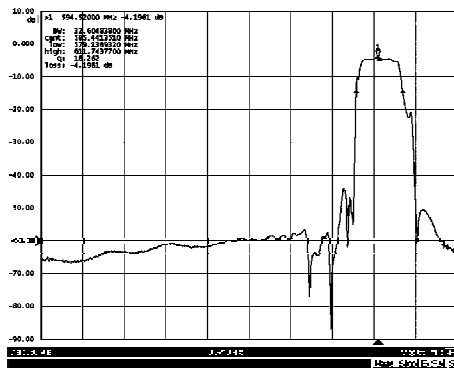


图4 微探卡测试结果图

(下转第 153 页)