文章编号:1004-2474(2024)02-0143-06

DOI:10.11977/j.issn.1004-2474.2024.02.001

一种高可靠连体式介质滤波器设计

魏 强,李 鲲,冯小东

(中国电子科技集团公司 第二十六研究所,重庆 400060)

摘 要:根据椭圆函数响应,采用相对介电常数为 37 的高品质因数微波介质材料,该文设计了一种低损耗、连体式四级介质滤波器。通过 1-4 谐振器之间使用级联四元组(CQ)电容加载耦合,经优化后滤波器中心频率为 1 268 MHz,工作带宽为 25 MHz,插入损耗≪2.5 dB,回波损耗≥18 dB,近端带外抑制≥40 dB。根据仿真模型结构参数,优化成型和金属化工艺,制备得到的样品,通过可靠性环境试验表明,该滤波器的性能测试结果与仿真结果吻合良好。

关键词:介质滤波器;交叉耦合;带外抑制;可靠性 中图分类号:TN384 文献标识码:A

A Method of Design Dielectric Monoblock Filter with High Reliability

WEI Qiang, LI Kun, FENG Xiaodong

(The 26th Research Institute of China Electronics Technology Group Corporation, Chongqing 400060, China) **Abstract**: A filter was designed based on elliptic function responses and fabricated using high-Q-factor monolithic ceramic materials with a relative permittivity of 37. A SMD monolithic four-cavity dielectric filter with low insertion loss was designed and manufactured by leveraging cascaded quadruplet coupling between 1 and 4 resonator. The performance indexes of the optimized filter are as follows: a center frequency of 1 268 MHz, operating bandwidth of 25 MHz, insertion loss ≤ 2.5 dB, return loss ≥ 18 dB, and out-of-band suppression ≥ 40 dB. On the basis of the structural parameters of the simulation model, samples were manufactured using the optimized metallization and molding process. The performance test results conform to the simulation results, demonstrating high reliability.

Key words: dielectric filter; cross-coupling; out of band suppression; reliability

0 引言

介质滤波器具有插损低,抑制高,承受功率大, 成本低及小型化等特点,与传统的金属波导滤波器 相比,其尺寸和质量均较小,因而在通信、航空航天 等各种高可靠性射频模块中应用较广^[1-2]。高可靠 性各种射频模块不但对滤波器的电性能提出高标 准,如体积小、插入衰耗小、阻带衰减大,而且对器 件外观质量和环境条件的要求苛刻。

介质滤波器结构设计对其性能至关重要,根据 结构实现方式,其可分为分离式和连体式结构。耦 合结构和谐振结构分离设计时^[3],各谐振器间的耦 合及滤波器与外电路的耦合采用分离式电容耦合 实现,这种结构适合于宽带滤波器设计,但体积较 大。连体式结构介质滤波器的耦合结构和谐振结 构由单块陶瓷介质实现^[4-5],耦合结构由微波陶瓷块 上(开路端)不同形状的金属电极实现,由该独立金 属电极与通孔构成谐振结构。这种连体式结构能 够实现小型化,适合于窄带滤波器的设计。但由于 电磁波在一个整体结构中传播,相邻谐振器间寄生 耦合较严重,增加了设计难度。

微波介质滤波器的制作过程中,由于陶瓷材料 脆性较高,在使用过程中受温度和机械应力的影 响,经常出现胚体断裂和可焊性问题。张艳征^[6]采 用染色试验检验裂纹方法剔除陶瓷介质本体开裂。 李浩等^[7]分析介质滤波器焊接开裂的机理,提出了 焊接开裂的解决方案。蒋洪平等^[8]分析了介质滤波 器银层附着力对可焊性的影响。

本文采用相对介电常数 ε_r=37 的高品质因数 Q 值微波介质材料设计了一款贴片式、独块状的介 质滤波器,采用控制交叉耦合通槽的相对位置和槽

收稿日期:2023-11-21

作者简介:魏强(1971-),男,重庆市人,研究员,硕士。

度实现对称的传输零点,以提高滤波器带外抑制。 经过优化调整,设计出满足性能指标要求的介质滤 波器。同时调整工艺路线,优化成型和金属化工 艺,制作出相应的样品。通过可靠性环境试验结果 表明,样品的测试结果与仿真结果吻合良好。

1 介质滤波器设计理论

连体式介质滤波器是将谐振器和耦合结构制 作为一个完整的介质胚体,将微波介质材料经成 型、烧结、电极制备等工艺制作,内部金属化后的谐 振孔与金属化的外表面构成长度约λ/4(λ 为波长) 的同轴传输线。整个介质胚体除其中一个端面外, 其余表面和通孔内表面全部金属化,形成了一个一 端短路、另一端开路的λ/4 同轴传输线型谐振器,通 过输入、输出电极和中间的耦合电极形成带通滤波 器。与分离式谐振器结构相比,虽然减小了器件体 积,但由于耦合和谐振结构在一个整体中,腔间耦 合弱,不适于宽带器件制作。同时寄生耦合强,带 外抑制低,设计难度大。

介质滤波器的通用设计流程如图 1 所示。根据 设计指标得到滤波器耦合系数矩阵,通过在电磁仿 真软件中利用本征模求解,得到初始物理尺寸参数 值。最后完成滤波器整体建模,经过优化,获取理 想的特性曲线,确定最终的结构参数。



图 1 介质滤波器设计流程

滤波器的腔体谐振频率可通过双模本征模法 计算得到,腔体的级间耦合系数 k_{ij} 为

$$k_{ij} = \frac{(f_i^2 - f_j^2)}{(f_i^2 + f_j^2)} \tag{1}$$

式中:f;,f;分别为相邻耦合谐振腔的谐振频率。

源、负载与相邻谐振腔之间的耦合量可采用外 部品质因数定量表示。外部品质因数是指终端电 阻反射到第一个谐振腔得到的Q值,即:

$$Q = \tau \cdot f \cdot \pi/2$$
式中: τ 为端口 S_{11} 群时延; f 为频率。
$$(2)$$

2 介质滤波器设计

本文设计的介质滤波器中心频率 f_0 为 1 268 MHz,1 dB带宽≥25 MHz,带内插损≤2.5 dB, 带内驻波≤1.5,阻带抑制≥40 dB(f_0 ±100 MHz,), 尺寸为 10.8 mm×8.8 mm×3.8 mm。

为满足滤波器的带外抑制要求,本文采用四腔 介质滤波器拓扑结构(见图 2),其中 1、4 腔体构成 容性 CQ 交叉耦合结构单元,为四腔介质滤波器引 入一对传输零点。综合得到的耦合矩阵如图 3 所 示。图 2 中,S、L 分别表示源和负载端口。

S 1 2 3 4 L 图 2 滤波器耦合拓扑结构

	S	1	2	3	4	L
s	0.0	1.031126284	0.0	0.0	0.0	0.0
1	1.031126284	0.001920041621	0.8992938777	0.01563528708	-0.05490528032	0.0
2	0.0	0.8992938777	-0.02025475056	0.721820151	0.0	0.0
3	0.0	0.01563528708	0.721820151	0.004844642553	0.8994297864	0.0
4	0.0	-0.05490528032	0.0	0.8994297864	0.001920041621	1.031126284
L	0.0	0.0	0.0	0.0	1.031126284	0.0

图 3 初始耦合矩阵

2.1 介质滤波器结构参数设计

选用填充介质材料的 ε_r = 37,品质因数与频率 之积 $Q \times f \ge 40\ 000$,参照理论模型的相关参数,依 据滤波器外形尺寸,确定单腔结构尺寸初值。有介 质填充的同轴线特性阻抗为

$$Z_{0} = \frac{60}{\sqrt{\varepsilon_{r}}} \ln \frac{a}{b}$$
(3)

式中*a*、*b*分别为同轴线的内外直径。谐振腔沿电磁波传播方向的长度*L*为

$$L = \frac{c}{4f_0 \sqrt{\varepsilon_r}} \tag{4}$$

式中 c 为光速。

由式(3)、(4)得到外形尺寸初值,建立单腔谐振器模型,采用本征模法计算单腔谐振频率,得出单个谐振腔的同轴线的内直径 $a = \emptyset$ 3.8 mm(长),同轴线的内外直径 $b = \emptyset$ 2.7 mm(宽),h = 8.8 mm(高),耦合孔直径为 \emptyset 1 mm。

在此基础上建立介质滤波器的耦合结构模型。 因本滤波器相对带宽窄,输入输出采用交指电容耦 合结构,级间耦合通过加载电极相对位移间距控 制,1、4 腔交叉耦合通过通槽竖线控制。由式(1)、 (2)得到耦合尺寸初值。

根据以上方法确定滤波器的结构参数初值,建 立滤波器的全腔仿真模型如图 4 所示。在此基础上 对滤波器各结构参数进一步优化。



图 4 介质滤波器全波仿真模型

2.2 介质滤波器仿真优化

本文采用 Y 参数提取法提取滤波器的结构参 数。在参数提取过程中,首先提取仿真模型的腔体 谐振频率、耦合带宽等参数,比较其与理论耦合矩 阵模型参数间的差异。先调整滤波器的频率加载 面积,然后调整耦合带宽等结构参数,逼近理论模 型值,最后通过空间映射优化方法,实现仿真模型 的滤波特性曲线与目标值一致。

理论上,1、4 腔体构成容性 CQ 交叉耦合结构 的传输特性曲线是对称的,但滤波器耦合结构的实 际耦合量随频率变化,导致滤波器的左右零点不 对称。

图 5 为介质滤波器耦合结构参数。图中, S_1 、 S_2 为加载耦合面积, a_1 、 a_2 和 b_1 、 b_2 分别为矩形加 载耦合的长和宽, PY_1 、 PY_2 为矩形耦合水平偏移 耦合孔的位置(正表示向右偏移,负表示向左偏 移),L₁、W₁分别为输入输出耦合条的长和宽,W₂ 为交叉耦合条的宽度。通过仿真分析与结构参数 优化发现,在调整交叉耦合通槽的长度满足耦合带 宽不变的前提下,改变交叉耦合条 W₂ 的相对位置 会引起通带外传输零点位置的偏移,当交叉耦合结 构相对中间位置左移时,1-4 腔耦合变弱,传输零点 位置向低频处偏移;当交叉耦合结构相对中间位置 右移时,1-4 腔耦合增强,传输零点位置向高频处偏 移。优化后,滤波器开路面结构参数如表1所示,采 用对称结构。



根据表1中结构参数仿真模型得到的幅频响应 曲线如图 6 所示,滤波器带内插入损耗≤1.8 dB, 1 dB 带宽≥32 MHz,1 168 MHz 和 1 368 MHz 处 阻带抑制≥50 dB,满足指标要求。

0.2

0.2



介质滤波器工艺设计 3

 L_1

0.6

微波介质滤波器制作工艺流程(见图 7)主要包 括坯体压制、烧结、研磨、印银、电极制备、去氧化处 理等工艺。当陶瓷坯体制作完成后,再进行组装、 调试,最后完成检测。其中压制是特殊工序,印银 是关键工序。



在使用过程中,胚体裂纹和银层可焊性是介质 滤波器最突出的问题。由于陶瓷材料脆性高,制作 过程中压制、烧结、研磨等工序环节,设备压力挤 压、烧结温度参数设置不合理,易造成坏体缺陷。 在使用装联过程中受温度和机械应力影响,易造成 陶瓷体开裂,如图8所示。



图 8 坯体产生裂纹的典型案例

金属化工序中,介质滤波器表面银层厚度及银 层附着力直接影响介质滤波器耐焊接热的可靠性。 介质滤波器回流焊接后的温循实验过程中,因温度 起伏所引起的应力梯度大,易出现器件内侧焊点接 触位置陶瓷体开裂、焊点接触不良等问题。如图 9 所示,输入、输出表贴焊盘银层焊点边缘有宽浅褐 色、黄灰色渐变带,银层厚度偏薄,在使用过程中导 致可焊性差。





3.1 成型工艺设计

成型工艺包含了压制、烧结和研磨工序。根据 尺寸要求,在烧结工序后,坯体的长×宽需满足 (10.80 ± 0.10) mm×(3.80±0.10) mm,即烧结 后,坯体的长、宽不再进行研磨,仅研磨高度尺寸。 由于不同型号微波介质粉料的烧结收缩率不同,故 在成型工序的磨具设计过程中,首先需要明确粉料 的收缩率,根据收缩率计算成型后的坯体尺寸、坯 体孔径和孔间距,设计成型磨具长×宽为(12.7± 0.01) mm×(4.47±0.01) mm,如图 10 所示。设 置成型设备压力为1 500 kg,制作压制生坯高为 11.50 mm.



图 10 成型磨具尺寸

用气氛炉按以下的烧结工艺路线,分别对坯体进 行烧结:室温(120 min)→400 ℃(120 min)→700 ℃ (90 min)→1 000 °C (90 min)→1 160 °C (240 min) →1 160 °C (120 min)→1 000 °C→结束,高温烧结 后,坯体高为(9.7±0.30)mm。最后再通过磨床单 面研磨,控制坯体高为(8.8±0.10) mm。

3.2 金属化工艺设计

微波介质滤波器金属化工艺包括面金属化和 孔金属化两个环节。金属化工艺包含印银、烧银和 电极制备工序。面金属化是通过在介质表面涂敷 银层,在开路端制备耦合电极图形,实现滤波功能。

面金属化的关键是设计银层厚度和控制银层 质量。当银层质量和厚度不满足要求时,在焊接过 程中易出现焊锡吃银现象,出现可焊性质量问题, 如图 11 所示。由图可知输入、输出焊盘已完全被 破坏。





(b) 输出焊盘

趋肤深度为

$$\delta_{\rm s} = 1/\sqrt{\pi f_0 \mu_{\rm r}, \mu_0 \delta} =$$

$$\frac{1}{\sqrt{3.14 \times 1.268 \times 4 \times 3.14 \times 63 \times 10^{-2}}}{3.2 \times 10^{-6} (m)}$$
(5)

式中: f_0 为滤波器中心频率; μ_r 为相对磁导率; μ_0 为磁导率常数;δ为材料的导电率。

按 3~4 倍趋肤深度计算可得,在给定的中心频 率1 268 MHz 处,银层厚度大于12 µm 才能保证电 性能指标和可焊性要求。

耦合电极图形制备业内常采用激光雕刻^[9]或丝 网印刷^[10]两种方法。激光雕刻设备可以采用紫光 或红光波长,与红光相比,紫光具有低发热量的雕 刻能力。由于光斑焦点的功率密度高,局部温度可 达1000℃,易导致坯体局部发热甚至胚体产生裂 纹。激光雕刻生产效率高,易控制编程,加工线条 精度可达0.02 mm。

丝网印刷方式采用丝网印刷得到耦合电极图 形。通过设计印刷钢网的目数、配置合适浓度的银 浆、优化设计印刷夹具,以控制银层质量和厚度来 提高产品一致性,但效率低,精度低,不适合制备线 条较细的电极图形。本文设计中最细线条宽度为 0.2 mm,适于采用丝网印刷方式。在印刷接地面 时,设计印刷钢丝网目数为 320~360 目。印刷耦合 电极图形时,为确保银浆顺利通过丝网,设计采用 印刷钢丝网目数为 200 目。

谐振腔通孔金属化是工艺难点。导电银浆是 由导电性能良好的金属银微粉粒、导电树脂和溶剂 组成的浆料。由于银浆流动性差,传统工艺采用浸 银和摔银,易出现孔内金属化不完整的缺陷。因 此,我们采用真空负压设备,将银浆通过负压吸进 谐振孔内,从而完成谐振腔孔内的金属化,改善了 孔内壁金属化的质量和成品率。

采用改进的金属化工艺,制备的滤波器可焊性 按 GJB 360B-2009 方法 208,条件 A:试验温度为 245 ℃±2 ℃,1 h 蒸汽老化,浸渍时间为 5.0 s± 0.5 s。耐焊接热按 GJB 360B-2009 方法 210,条件 B:试验温度为 260 ℃±5 ℃,浸渍时间为 10.0 s± 1 s,焊接面外观如图 12 所示。由图可看出,图形完 整,焊点可焊性满足要求。



图 12 满足可焊性耐焊接热要求的滤波器

4 实验结果

根据仿真模型结构参数制备得到滤波器样品, 采用矢量网络分析仪 Ceyear3650B 对样品进行性能 测试,结果表明,滤波器带内插入损耗≪2 dB,1 dB 带宽≥32 MHz,带内驻波≤1.3,1.168 GHz 和 1.368 GHz 的阻带抑制≥40 dB,各项性能指标均满 足预期目标要求,实物和测试结果如图 13 所示。仿 真结果与实物测试结果吻合良好,验证了设计方案 的正确性。





图 13 滤波器实物和实测幅频响应

理论仿真和实物测试传输零点位置及带外抑 制指标存在一定偏差,左右零点位置不对称。差距 来源于制备过程尺寸控制精度及在调试阶段对银 层的刻蚀。仿真模型中,陶瓷材料设置为理想电边 界条件状态,但实际陶瓷材料的微波介电性能和银 层的电导率达不到理想状态。同时介质滤波器的 耦合电极尺寸精度要求较高,在调试阶段,还需要 对耦合电极表面银层进行刻蚀,以实现指标最优 化,从而产生误差。

本文介质滤波器通过温度、力学试验,如表2所示,已成功应用于高可靠环境。

表 2 温度、力学试验

检验项目	试验条件
温度冲击	-55~125 ℃,25 次,保温 0.5 h,转换时间 ≪5min
耐功率	施加功率:15 dBm;持续施加时间:15 min
高频振动	GJB360B-2009 方法 204 试验条件 B 进行 试验

~~~					
检验项目	试验条件				
冲击	GJB360B-2009 方法 213 试验条件 B 进行 试验				
稳态加速度	GJB360B-2009 方法 212 试验条件 A 进行 试验,条件 A:加速度为 1 000 m/s ² ,X、Y、 Z 三轴六方向各 5 min,共 30 min				
耐湿	GJB 360B-2009 方法 106				
可焊性	GJB 360B-2009 方法 208				
耐焊接热	GJB 360B-2009 方法 210,试验条件 B				
引出端强度	GJB 548B-2005 方法 2004.2 试验条件 D: 对焊盘无冲击施加 2.22 N的拉力,并保持 30 s				
高温寿命	温度为 125 ℃±2 ℃,保温 48 h				

绩素

5 结束语

本文从理论上介绍了介质滤波器的设计理论, 通过引入耦合结构,形成容性 CQ 耦合产生对称传 输零点,提高滤波器的带外抑制。同时优化成型、 金属化工艺,解决了坯体裂纹和银层可焊性问题, 并在此基础上制备了一款四腔介质滤波器。样品 通过了环境应力筛选,验证了设计和工艺方案的正 确性。本文设计的介质滤波器结构简单,体积小, 性能优异,可靠性高,工艺一致性好,适合批量生 产,拥有良好的应用前景。

#### 参考文献:

[1] 吴广宇,遇今,李荣.面向可靠性问题的星载电子产品研制试验研究[J].质量与可靠性,2018,197(5): 31-35.

WU Guangyu, YU Jin, LI Rong. The research for reliabilityproblems of development test for spaceborne electronics[J]. Quality and Reliability, 2018, 197(5): 31-35.

[2] 魏强. 一种线性相位 LC 滤波器的设计[J]. 压电与声 光,2019,41(5):621-626.

WEI Qiang. Design of a linear phase LC filter[J]. Pie-

zoelectrics & Acoustooptics, 2019, 41(5):621-626.

- [3] 梁飞. 一种新型结构微波介质滤波器的设计及仿真
  [J]. 压电与声光,2007,29(1):23-25.
  LIANG Fei. Design and simulation of a new structure microwave dielectric filter[J]. Piezoelectrics & Acoustoptics,2007,29(1):23-25.
- [4] 贺艺.高性能陶瓷介质滤波器研究[M].成都:电子科 技大学,2021.
- [5] WANG X, WU K L, YIN W. A novel surface-mounted monoblock dielectric filter [J]. IEEE Transactions on Components, Packaging and Manufacturing Technology, 2014, 4(11):1822-1827.
- [6] 张艳征.陶瓷介质滤波器故障分析与解决[J].电子质量,2020(10):49-52.
   ZHANG Yanzheng. Fault analysis and solution of ceramic dielectric filter[J]. Semiconductor Technology,
- 2020(10):49-52.
  [7] 李浩,邱华盛,孙磊.陶瓷介质滤波器焊接开裂解决方案[C]//重庆:中国高端 SMT 学术会议论文集,2021:

126-131.

- [8] 蒋洪平,刘光聪,周毅.介质滤波器银层厚度与附着力对 耐焊接热影响[J].压电与声光,2015,37(4):717-720. JIANG Hongping, LIU Guangcong, ZHOU Yi. Influence of the thickness and adhesive force of silver layer on the soldering heat-resistance in the dielectric filter [J]. Piezoelectrics & Acoustooptics, 2015, 37 (4): 717-720.
- [9] 许来涛.激光刻蚀制备微波介质陶瓷滤波器工艺研究
  [J].应用激光,2015,35(5):583-587.
  XU Laitao. Research on Microwave Dielectric ceramic Fliter by Laser Etching Technology[J]. Applied Laser, 2015,35(5):583-587.
- [10] 黄俊. 一种高频片式叠层电感器内电极银浆的制备及 印刷特性研究[J]. 电子元件与材料,2020,39(11): 106-110.

HUANG Jun. Screen printing suitability and preparation of inne relectrode silver paste for high frequency multilayer chip inductor [J]. Electronic Components and Materials, 2020, 39(11): 106-110.